

Dell HPCC ニュースレター
2006年8月22日号(第2号):
インテル Core マイクロアーキテクチャ入門【後編】

HPC プラットフォームとして優位性のある、インテルのマルチコア プロセッサについて、開発された背景からアーキテクチャの紹介、性能を左右するポイント、採用された主要技術などを解説します。

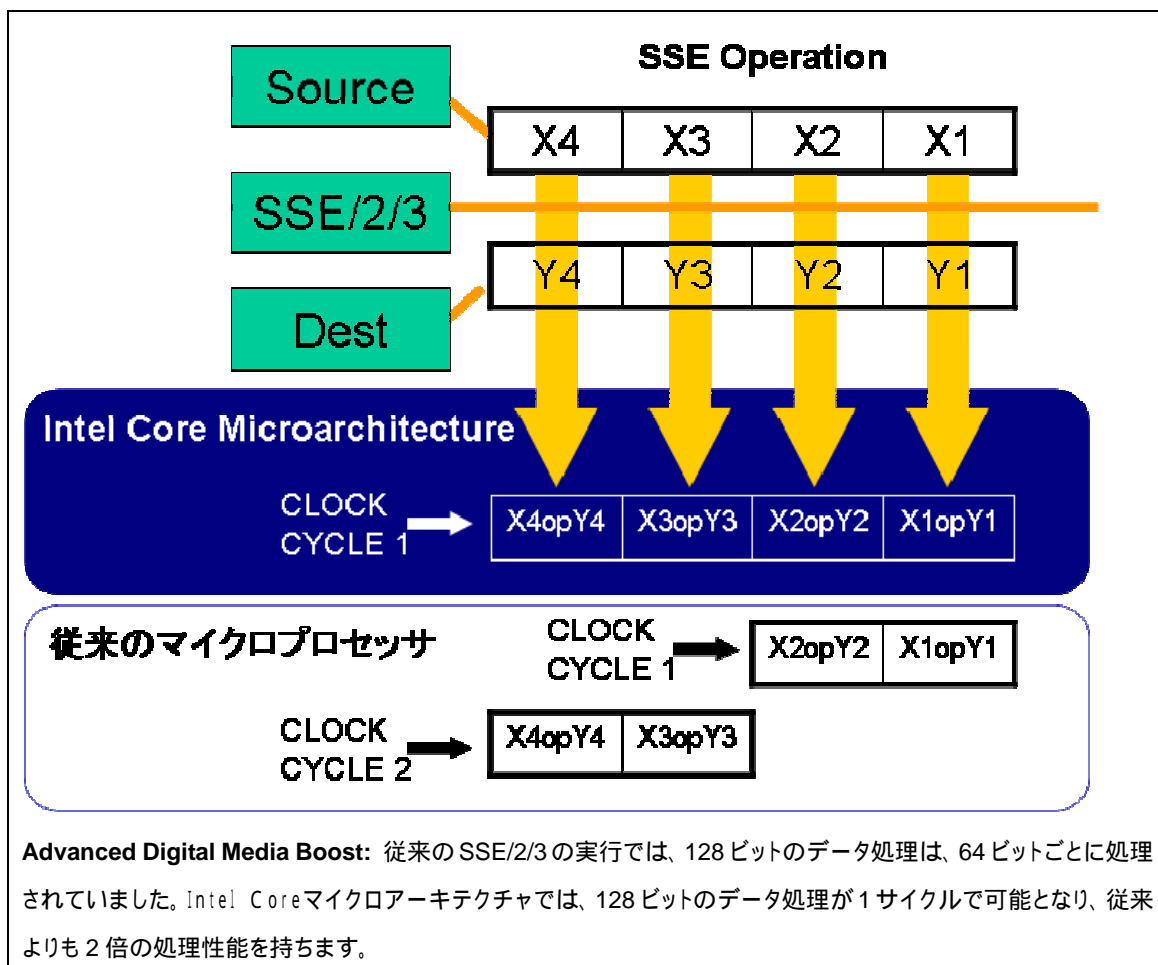
本文・構成協力: スケーラブルシステムズ(株)

1. Intel Core マイクロアーキテクチャに投入された主要技術

Intel Core マイクロアーキテクチャでは動作クロックによる性能向上よりも、より高いIPCを実現し、マルチコアでの実行効率の向上を図ることにより注力した設計となっています。

Advanced Digital Media Boost

Intel Core マイクロアーキテクチャでは、従来のインテルマイクロアーキテクチャと比較しても実行ユニットの強化が大幅になされています。実行ユニットが強化され、より多くの命令が1クロックで実行可能となっています。



整数演算での 1 クロックでの命令実行効率は、特に従来のプロセッサを大きく上回ります。また、浮動少数点演算と SSE に関しても強化されています。完全にパイプライン化された SSE は、128 ビット演算を 1 クロックで実行可能です。これは従来の Pentium4 の SSE ユニットでは、2 サイクルで 128 ビット演算を行っていた場合と比較してその実行性能は大幅に向上し、数値シミュレーションで一般的な倍精度浮動小数点演算では、Pentium4 ではサイクル当り、2 つの倍精度浮動少数点演算を行っていたのに対し、Intel Core マイクロアーキテクチャでは、4 つの倍精度浮動小数点演算が可能となります。

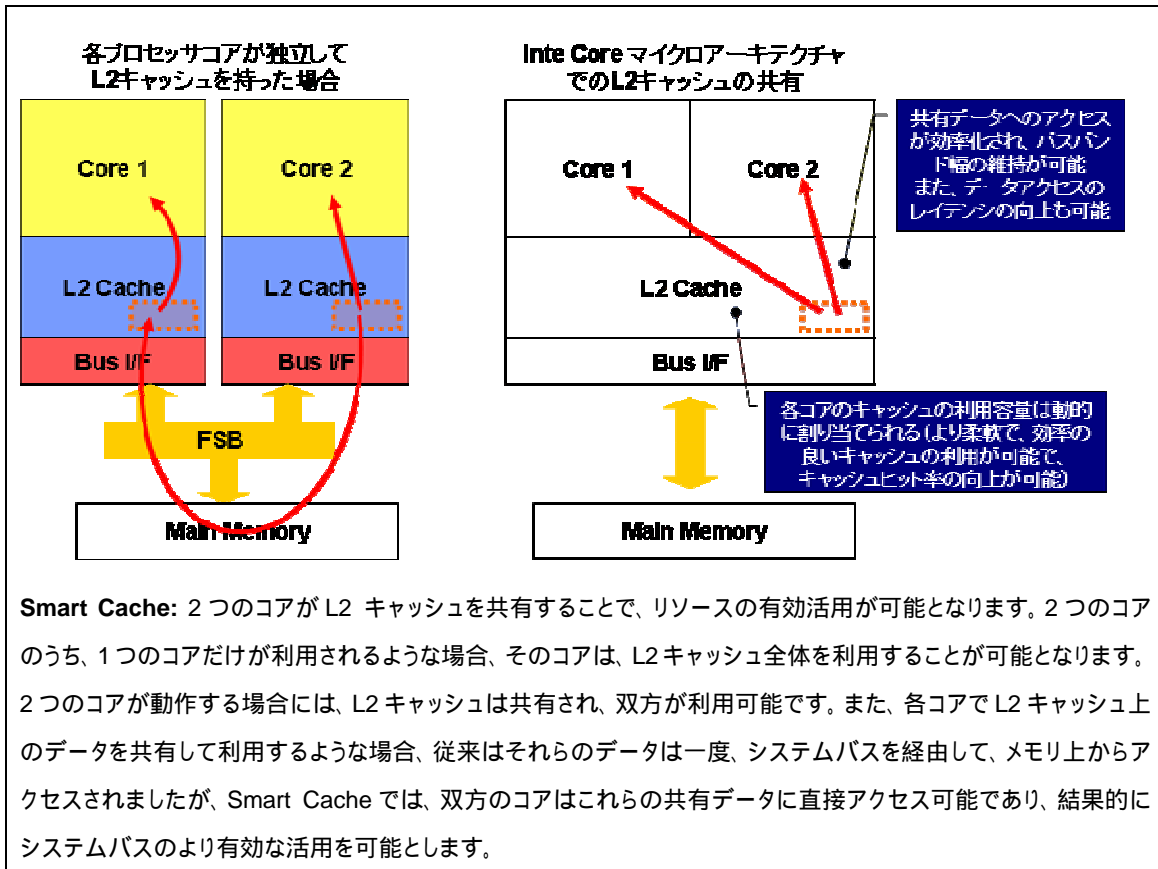
この高い SSE での演算性能の向上は、マルチメディア関連のアプリケーションの性能向上に大きく寄与しますが、同時にこの SSE の高い演算性能はコンパイラによる自動ベクトル化によって、数値シミュレーションやエンジニアリングアプリケーション、画像処理などの分野でも利用可能となっています。

Smart Memory Access

プロセッサがその性能を十分に発揮するためには、メモリシステムが非常に重要となります。特に、Out-of-Order で実行されるプロセッサにおいては、ロードとストアの順序は、Out-of-Order での命令実行を制限するものとなります。Intel Core マイクロアーキテクチャでは、このロードとストアに関して、データとロードストアに関する動作予測を行い、アドレスが未定のストア命令の完了前にロードを実行することを可能とします。これによって、より高い並列の命令実行とロードとストアの命令実行頻度の違いによるプロセッサリソースの無駄を減らすことが可能となります。

Smart Cache

マルチコアの効率的な活用のため、Intel Core マイクロアーキテクチャでは、L2 キャッシュをコアが共有するアーキテクチャになっています。この L2 キャッシュの共有によって、各コアが共有する必要のあるデータのより効率的な利用が可能となります。また、コアでキャッシュを共有することで、マルチプロセッサ構成の 4 プロセッサ間でのキャッシュ・コヒレンシの維持がより容易になります。各コアが必要とする L2 キャッシュのサイズが異なる場合、共有された L2 キャッシュはより効率的に利用することも可能となります。



このようなプロセッサの設計は、CMPC (Chip Multi-Processing) と呼ばれ、コヒレンシのためのスヌーピングを劇的に減らし、同時にメモリとバスバンド幅の向上に大きく寄与します。

このような点での改善が求められるのは、複数のプロセッサ(複数のソケット)を搭載するサーバやワークステーションでは非常に重要になります。また、サーバやワークステーションでは、マルチスレッド対応のアプリケーションの利用がより一般であり、そのようなマルチスレッドアプリケーションでは、Intel Core マイクロアーキテクチャがサポートする双方のコアの L1 キャッシュ間でのデータの直接転送が可能なのは性能面での大きな利点となります。

Wide Dynamic Execution

Intel Core マイクロアーキテクチャでは、命令フェッチ、命令デコード、命令実行の全てのステージでの同時実行の強化を図っています。従来の Net Burst も Pentium M も様々なテクノロジーによって同時実行の強化を図ってきましたが、Intel Core マイクロアーキテクチャでは、これらのプロセッサで開発されたテクノロジーを更に進化させることで、更に高い並列度を実現しています。インテルは、x86 命令を macro-op と呼び、この macro-op をデコードした命部命令を micro-op と呼んでいます。今回の Intel Core マイクロアーキテクチャでは、macro-op フュージョンと呼ばれる技術によって 2 つの macro-op を 1 つの micro-op で実行することを可能としています。

x86 の比較テスト命令とそれに続く、ジャンプ命令は 1 つの micro-op で処理されます。一般のプログラムでは、if-then-else 構文が多用されることから、この macro-op フュージョンが利用される頻度は高いものとなります。

macro-op フュージョンは、micro-op の数を減らすことで実行に必要とする命令数を減らし、性能を向上させるだけでなく、Out-of-Order の実行に際してより多くの並列実行の可能性を見つけることを可能とします。Pentium M で実装されている micro-op フュージョンとも同じように、これは命令実行の効率化を大幅に図ることを可能とします。

以上に示した Intel Core マイクロアーキテクチャの特徴は、主に性能向上を図るためのものです。これによって、従来の Net Burst マイクロアーキテクチャの非常に高い動作クロックで動作する Pentium4 や Xeon プロセッサよりも高い性能をより低い動作クロックでも実現しています。同時に Intel Core マイクロアーキテクチャでは、モバイル用の Pentium M プロセッサが提供する優れたエネルギー効率を実現し、また、Pentium M にはなかったいくつかの省電力とエネルギー効率の最適化機能がサポートされています。Intel Core マイクロアーキテクチャは、モバイル用に開発されただけでなく、デスクトップと様々なサーバ用途(ラックマウント、ブレード)に利用されます。そのために、単に省電力化を図るだけでなく、プロセッサの利用状況とプロセッサの物理状態(温度など)を判断し、そのプロセッサの動作のコントロールを行うこととなります。

Intel Core マイクロアーキテクチャは、動作クロックについては、従来の Net Burst マイクロアーキテクチャのような高い動作クロックを目指してはませんが、IPC の向上を図って、様々な改良と強化が図られています。これらの強化はプロセッサ上のロジックを複雑にし、より多くのトランジスタを必要とします。これらのロジックはアプリケーションによっては利用されない場合もあり(例えば、整数演算だけが実行されるような場合)には、必要としない実行ユニットやバスが存在します。そのような場合、それらの部分を off にすることで、エネルギー効率を上げることも可能となります。

2. Intel Core マイクロアーキテクチャの性能について

Intel Core マイクロアーキテクチャの発表に際して、インテルはこのマイクロアーキテクチャに関する性能を従来の主力製品に対する相対性能として示しました。Merom(モバイル)プロセッサは、Yonah(Intel Core Duo)に対して40%、Conroe(デスクトップ)は40%、WoodcrestはDaxville DP(サーバ)に対して、80%という数値が示されています¹。Intel Core マイクロアーキテクチャによる最初の製品であるインテル Xeon プロセッサ 5100 番台(開発コード名:Woodcrest)の製品発表時(2006年6月)には、更に多くの性能データが公開されており、その性能に関する従来製品との比較も行われています。(<http://www.intelstartyourengines.com/>)

これらの数値は、特定のベンチマークを対象とした数値であり、ワークロードによって大きく変わる可能性があります。また今回の大きなマイクロアーキテクチャの変更はコンパイラやプログラミングの改善で大きな性能向上の余地をもたらしました。100%のバイナリの互換性を保ちながら、最新のコンパイラテクノロジーで再コンパイルすることで最高の性能を得ることが可能となります。

¹ Merom、Conroe、Woodcrest はそれぞれのプロセッサの開発コード名であり、順次製品化される際には、製品名が付けられています。ここでは、Intel Core アーキテクチャの発表時の呼称のため、この記述を使っています。

今後、Intel Core マイクロアーキテクチャをベースとした製品版のマイクロプロセッサの性能評価が大きな注目を受けることは明らかであり、IPC とマルチコアでの効率がどのようなレベルで改善されるかを報告できるでしょう。消費電力を発熱量はデスクトップとサーバについては間違いなく、30-40%、またはそれ以上での比率で改善されることとなります。

これらによって現在の製品と比較して performance/watts での比較では本当の意味での劇的な改善が図られます。実行性能に関しては、シングルコアでも、従来のシングルプロセッサ構成のプロセッサよりも高い性能を示し、同時にマルチコアでのスケーラビリティも大幅に向上しています。その意味では、今回、発表するプロセッサは、ハイエンドコンピューティング向けとして、そのデュアルコアプロセッサとして評価に耐えうるものとなっています。

歴史的には、非常に長い期間、プロセッサの動作周波数が、性能の尺度をして位置づけられ、同時に、より高い動作周波数も市場の要求であったことも事実です。そのような時代では、マイクロプロセッサは、動作周波数の数値だけが議論され、HPC アプリケーションの動作や性能は、動作周波数に大きな比重が置かれて、議論されてきました。しかし、マイクロプロセッサが、ベクトル化やマルチスレッドを活用した複数のコアを実装するデュアルコアやマルチコアプロセッサが主流となりつつある現在、マイクロプロセッサは、動作周波数以外での高速化とその効率とチップセット及びプラットフォームとしての周辺技術が、HPC アプリケーションの利用技術やワークロードに対するより高い処理性能の実現のために今後、ますます重要になります。従って、マイクロプロセッサの性能については、プラットフォームとしての性能を評価する必要があります。プラットフォームの性能としての評価と考察は、また別途ニュースレターでご紹介します。

3. まとめとして

10GHzを超える動作クロックを目指して開発された Net Burst アーキテクチャは、市場が求めるプロセッサとしては、そのエネルギー効率の点で大きな壁にぶつかっていました。ここ数年のインテルのマイクロプロセッサのロードマップの変更はある意味、市場が求めるマイクロプロセッサを模索してきた結果でもといえます。今回の Intel Core マイクロアーキテクチャによって、今後の方向性はより明確になります。今回の Intel Core マイクロアーキテクチャをベースとして更なる技術革新を目指すことが可能となり、そのための基盤が確立されたことが最も重要であると思われる。

現在のインテル Xeon プロセッサ 5100 番台 (Woodcrest) は、高い実行性能だけでなく、その消費電力も従来の製品と比較して、劇的に改善しています。実際、実行性能/Watts の対比では、従来製品よりも 3 倍以上の向上が得られた事例もあります。このような高いエネルギー効率は、システムを構築する上で、よりコンパクトな筐体の利用や設置スペースの削減、設置環境の柔軟性などのメリットをもたらします。インテルの最初のデュアルコアプロセッサは、シングルコアのプロセッサよりも、シングルスレッドでの性能が低下し、また、スケーラビリティに問題がありました。

インテルのサーバロードマップは、ユーザにとって、必ずしも満足の出来るものではありませんでした。プロセッサの安定性やソフトウェア、また、多くの実績によって、インテルプロセッサは、サーバプロセッサとして、非常に価値の高い製品であることは間違いのないとしても、より高いエネルギー効率が求められ、また、競合他社製に対するデュアルコアでのスケーラビリティでの劣勢は、多くのマーケット、特にテクニカルコンピューティングの分野では、致命的ではないとしても、多くの問題を抱えることになりました。

Intel Core マイクロアーキテクチャによるマイクロプロセッサの製品化では、同一アーキテクチャによるプロセッサコアを利用し、ハイエンドシステムからモバイルまでカバーすることを可能とし、同時に従来の製品よりも優れたエネルギー効率と実行性能の実現を目指したものとなっています。その目標を実現出来たことは多くの性能データが証明しています。これからのインテルのプロセッサロードマップの起点としてのマイクロプロセッサとして評価できるようになったと言えるのではないのでしょうか。

参考資料

Technology@Intel Magazine

Inside Intel® Core™ Microarchitecture: Setting New Standards for Energy-Efficient Performance

Ofri Wechsler

Intel Fellow

Mobility Group Director

Mobility Microprocessor

Intel Web site: www.intel.com

Intel Core Duo processors

Intel Platforms

Intel Multi-Core

Intel Architectural

Innovation Energy-Efficient Performance

Technology & Research